



## (12)发明专利申请

(10)申请公布号 CN 110649060 A

(43)申请公布日 2020.01.03

(21)申请号 201911061198.3

(22)申请日 2019.11.01

(71)申请人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路10号

(72)发明人 王国英 宋振

(74)专利代理机构 北京律智知识产权代理有限公司 11438

代理人 王辉 阚梓瑄

(51)Int.Cl.

H01L 27/15(2006.01)

H01L 33/00(2010.01)

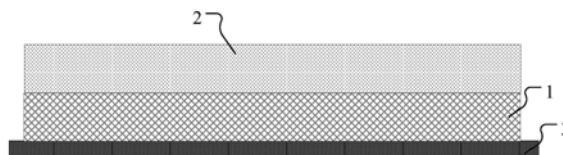
权利要求书3页 说明书10页 附图5页

### (54)发明名称

微发光二极管芯片及制作方法、显示面板制作方法

### (57)摘要

本发明涉及显示技术领域,提出一种微发光二极管芯片及制作方法、显示面板制作方法,该芯片包括:驱动电路层和微发光二极管层。驱动电路层设置于一衬底基板上,包括像素驱动电路;微发光二极管层设置于所述驱动电路层背离所述衬底基板的一侧,包括微发光二极管;其中,所述像素驱动电路用于驱动所述微发光二极管发光。该微发光二极管芯片将像素驱动电路和微发光二极管设置成一体结构,从而可以直接将该微发光二极管芯片转移到显示面板的基板上,避免了相关技术中单独转移微发光二极管时,微发光二极管与像素驱动电路键合不良的风险。同时该微发光二极管芯片还可以对微发光二极管提前进行性能检测。



1. 一种微发光二极管芯片,其特征在于,包括:

驱动电路层,设置于一衬底基板上,包括像素驱动电路;

微发光二极管层,设置于所述驱动电路层背离所述衬底基板的一侧,包括微发光二极管;

其中,所述像素驱动电路用于驱动所述微发光二极管发光。

2. 根据权利要求1所述的微发光二极管芯片,其特征在于,所述微发光二极管芯片还包括:

封装层,设置于所述衬底基板上,且覆盖所述驱动电路层、微发光二极管层,所述封装层上设置有过孔:

引脚,填充于所述过孔内,用于向所述像素驱动电路提供输入信号。

3. 根据权利要求1所述的微发光二极管芯片,其特征在于,所述像素驱动电路包括第一晶体管、第二晶体管以及电容,所述驱动电路层包括:

多晶硅层,设置于所述衬底基板上,所述多晶硅层包括相互独立的第一掺杂部、第二掺杂部、第三掺杂部、第四掺杂部,以及与所述第三掺杂部连接的第五掺杂部、位于所述第一掺杂部、第二掺杂部之间的第一有源部、位于所述第三掺杂部、第四掺杂部之间的第二有源部,其中,所述第一有源部用于形成所述第一晶体管的有源层,第二有源部用于形成所述第二晶体管的有源层,第五掺杂部形成所述电容的一电极;

栅极绝缘层,包括相互独立的第一栅极绝缘部和第二栅极绝缘部,所述第一栅极绝缘部设置于所述第一有源部背离所述衬底基板的一侧,所述第二栅极绝缘部设置于所述第二有源部背离所述衬底基板的一侧;

栅极层,包括相互独立的第一栅极部和第二栅极部,所述第一栅极部设置于所述第一栅极绝缘部背离所述衬底基板的一侧,以形成所述第一晶体管的栅极,所述第二栅极部设置于所述第二栅极绝缘部背离所述衬底基板的一侧,以形成所述第二晶体管的栅极;

第一介电层,设置于所述多晶硅层背离所述衬底基板的一侧,且覆盖所述栅极层,其中,所述第一介电层上设置有第一过孔、第二过孔、第三过孔、第四过孔、第五过孔,所述第一过孔的正投影覆盖至少部分所述第一掺杂部,所述第二过孔的正投影覆盖至少部分所述第二掺杂部,所述第三过孔的正投影覆盖至少部分所述第三掺杂部,所述第四过孔的正投影覆盖至少部分所述第四掺杂部,所述第五过孔的正投影覆盖至少部分所述第二栅极部;

源/漏层,设置于所述介电层背离所述衬底基板的一侧,包括相互独立的第一源/漏部、第二源/漏部、第三源/漏部、第四源/漏部,以及与所述第二源/漏部连接的第五源/漏部、第六源/漏部,其中,所述第一源/漏部覆盖所述第一过孔以连接所述第一掺杂部,所述第二源/漏部覆盖所述第二过孔以连接所述第二掺杂部,所述第三源/漏部覆盖所述第三过孔以连接所述第三掺杂部,所述第四源/漏部覆盖所述第四过孔以连接所述第四掺杂部,所述第五源/漏部的正投影与所述第五掺杂部重合以形成所述电容的另一电极,所述第六源/漏部覆盖所述第五过孔以连接所述第二栅极部;

第二介电层,设置于所述第一介电层上,且覆盖所述源/漏层,所述第二介电层上设置有第六过孔,所述第六过孔的正投影至少覆盖部分所述第四源/漏部。

4. 根据权利要求3所述的微发光二极管芯片,其特征在于,所述微发光二极管层包括:

第一半导体层,设置于所述第二介电层背离所述衬底基板的一侧;

第一电极,设置于所述第二介电层背离所述衬底基板的一侧,通过所述第六过孔连接所述第四源/漏部和所述第一半导体层;

有源层,设置于所述第一半导体层背离所述衬底基板的一侧;

第二半导体层,设置于所述有源层背离所述衬底基板的一侧;

透明电极,设置于所述第二半导体层背离所述衬底基板的一侧;

第二电极,设置于所述透明电极背离所述衬底基板的一侧。

5.一种微发光二极管芯片制作方法,其特征在于,包括:

在一衬底基板上形成驱动电路层,所述驱动电路层包括像素驱动电路;

在所述驱动电路层背离所述衬底基板的一侧形成微发光二极管层,所述微发光二极管阵列层包括微发光二极管;

其中,所述像素驱动电路用于驱动所述微发光二极管发光。

6.根据权利要求5所述的微发光二极管芯片制作方法,其特征在于,在一衬底基板上形成驱动电路层以及在所述驱动电路层背离所述衬底基板的一侧形成微发光二极管层,包括:

在所述衬底基板上形成驱动电路阵列层,所述驱动电路阵列层包括阵列分布的多个驱动电路层;

在所述驱动电路阵列层背离所述衬底基板的一侧形成微发光二极管阵列层,所述微发光二极管阵列层包括阵列分布的多个微发光二极管层,其中,所述微发光二极管层与所述驱动电路层一一对应设置;

对所述驱动电路阵列层、微发光二极管阵列层进行切割以形成阵列分布的多个微发光二极管芯片。

7.根据权利要求6所述的微发光二极管芯片制作方法,其特征在于,还包括:

在所述衬底基板上形成封装层,以覆盖所述微发光二极管芯片;

在所述封装层上设置有过孔;

在所述封装层上设置引脚,且填充于所述过孔内,所述引脚用于向所述像素驱动电路提供输入信号。

8.根据权利要求5所述的微发光二极管芯片制作方法,其特征在于,所述像素驱动电路包括第一晶体管、第二晶体管、电容,在一衬底基板上形成驱动电路层,包括:

在所述衬底基板上形成多晶硅层,所述多晶硅层包括相互独立的第一掺杂区、第二掺杂区、第三掺杂区、第四掺杂区,以及与所述第三掺杂区连接的第五掺杂区、位于所述第一掺杂区、第二掺杂区之间的第一有源部、位于所述第三掺杂区、第四掺杂区之间的第二有源部,其中,所述第一有源部用于形成所述第一晶体管的有源层,第二有源部用于形成所述第二晶体管的有源层;

在所述第一有源部背离所述衬底基板的一侧形成栅极绝缘层,所述栅极绝缘层包括相互独立的第一栅极绝缘部和第二栅极绝缘部,所述第一栅极绝缘部设置于所述第一有源部背离所述衬底基板的一侧,所述第二栅极绝缘部设置于所述第二有源部背离所述衬底基板的一侧;

形成栅极层,所述栅极层包括相互独立的第一栅极部和第二栅极部,所述第一栅极部设置于所述第一栅极绝缘部背离所述衬底基板的一侧,以形成所述第一晶体管的栅极,所

述第二栅极部设置于所述第二栅极绝缘部背离所述衬底基板的一侧,以形成所述第二晶体管的栅极;

对所述多晶硅层进行掺杂,以使所述第一掺杂区形成第一掺杂部,第二掺杂区形成第二掺杂部,第三区杂区形成第三掺杂部,第四掺杂区形成第四掺杂部,第五掺杂区形成第五掺杂部;

在所述多晶硅层背离所述衬底基板的一侧形成第一介电层,所述第一介电层覆盖所述栅极层,其中,所述第一介电层上设置有第一过孔、第二过孔、第三过孔、第四过孔、第五过孔,所述第一过孔的正投影覆盖至少部分所述第一掺杂部,所述第二过孔的正投影覆盖至少部分所述第二掺杂部,所述第三过孔的正投影覆盖至少部分所述第三掺杂部,所述第四过孔的正投影覆盖至少部分所述第四掺杂部,所述第五过孔的正投影覆盖至少部分所述第二栅极部;

在所述介电层背离所述衬底基板的一侧形成源/漏层,所示源/漏层包括相互独立的第一源/漏部、第二源/漏部、第三源/漏部、第四源/漏部,以及与所述第二源/漏部连接的第五源/漏部、第六源/漏部,其中,所述第一源/漏部覆盖所述第一过孔以连接所述第一掺杂部,所述第二源/漏部覆盖所述第二过孔以连接所述第二掺杂部,所述第三源/漏部覆盖所述第三过孔以连接所述第三掺杂部,所述第四源/漏部覆盖所述第四过孔以连接所述第四掺杂部,所述第五源/漏部的正投影与所述第五掺杂部重合以形成所述电容的另一电极,所述第六源/漏部覆盖所述第五过孔以连接所述第二栅极部,

在所述第一介电层上形成第二介电层,所述第二介电层覆盖所述源/漏层,所述第二介电层上设置有第六过孔,所述第六过孔的正投影至少覆盖部分所述第四源/漏部。

9. 根据权利要求8所述的微发光二极管芯片制作方法,其特征在于,在所述驱动电路层背离所述衬底基板的一侧形成微发光二极管层,包括:

在所述第二介电层背离所述衬底基板的一侧形成第一半导体层;

在所述第二介电层背离所述衬底基板的一侧形成第一电极,所述第一电极通过所述第六过孔连接所述第四源/漏部和所述第一半导体层;

在所述第一半导体层背离所述衬底基板的一侧形成有源层;

在所述有源层背离所述衬底基板的一侧形成第二半导体层;

在所述第二半导体层背离所述衬底基板的一侧形成透明电极;在所述透明电极背离所述衬底基板的一侧形成第二电极。

10. 一种显示面板制作方法,其特征在于,包括:

提供一基板和多个权利要求1-5任一项所述的微发光二极管芯片;

将所述微发光二极管芯片转移到所述基板上。

## 微发光二极管芯片及制作方法、显示面板制作方法

### 技术领域

[0001] 本发明涉及显示技术领域,尤其涉及一种微发光二极管芯片及制作方法、显示面板制作方法。

### 背景技术

[0002] Micro LED (Micro Light Emitting Diode, 微发光二极管) 作为显示技术的热点之一, Micro LED 显示面板所采用的 LED 尺寸可以到达微米等级, 该显示面板具有画素的独立控制、独立发光控制、高辉度、低功耗、超高分辨率和高色彩度等特点。

[0003] 相关技术中, Micro LED 显示面板主要通过将单个的 Micro LED 器件通过巨量转移技术与接收基板 (通常是显示面板) 键合, 以实现 Micro LED 器件与接收基板上的像素驱动电路连接。

[0004] 然而, 相关技术中, Micro LED 器件与接收基板的键合过程可能会对显示基板上的像素驱动电路或 Micro LED 器件造成损伤, 从而造成显示面板显示异常。

[0005] 需要说明的是, 在上述背景技术部分发明的信息仅用于加强对本发明的背景的理解, 因此可以包括不构成对本领域普通技术人员已知的现有技术的信息。

### 发明内容

[0006] 本发明的目的在于提供一种微发光二极管芯片及制作方法、显示面板制作方法。该微发光二极管芯片将像素驱动电路和微发光二极管设置成一体结构, 从而可以直接将该微发光二极管芯片转移到显示面板的基板上, 避免了相关技术中单独转移微发光二极管时, 微发光二极管与像素驱动电路键合不良的风险。

[0007] 本发明的其他特性和优点将通过下面的详细描述变得显然, 或部分地通过本发明的实践而习得。

[0008] 根据本发明的一个方面, 提供一种微发光二极管芯片, 该微发光二极管芯片包括: 驱动电路层、微发光二极管层。驱动电路层设置于一衬底基板上, 包括像素驱动电路; 微发光二极管层设置于所述驱动电路层背离所述衬底基板的一侧, 包括微发光二极管; 其中, 所述像素驱动电路用于驱动所述微发光二极管发光。

[0009] 本发明的一种示例性实施例中, 所述微发光二极管芯片还包括:

[0010] 封装层, 设置于所述衬底基板上, 且覆盖所述驱动电路层、微发光二极管层, 所述封装层上设置有过孔:

[0011] 引脚, 填充于所述过孔内, 用于向所述像素驱动电路提供输入信号。

[0012] 本发明的一种示例性实施例中, 所述像素驱动电路包括第一晶体管、第二晶体管以及电容, 所述驱动电路层包括:

[0013] 多晶硅层, 设置于所述衬底基板上, 所述多晶硅层包括相互独立的第一掺杂部、第二掺杂部、第三掺杂部、第四掺杂部, 以及与所述第三掺杂部连接的第五掺杂部、位于所述第一掺杂部、第二掺杂部之间的第一有源部、位于所述第三掺杂部、第四掺杂部之间的第二

有源部,其中,所述第一有源部用于形成所述第一晶体管的有源层,第二有源部用于形成所述第二晶体管的有源层,第五掺杂部形成所述电容的一电极;

[0014] 栅极绝缘层,包括相互独立的第一栅极绝缘部和第二栅极绝缘部,所述第一栅极绝缘部设置于所述第一有源部背离所述衬底基板的一侧,所述第二栅极绝缘部设置于所述第二有源部背离所述衬底基板的一侧;

[0015] 栅极层,包括相互独立的第一栅极部和第二栅极部,所述第一栅极部设置于所述第一栅极绝缘部背离所述衬底基板的一侧,以形成所述第一晶体管的栅极,所述第二栅极部设置于所述第二栅极绝缘部背离所述衬底基板的一侧,以形成所述第二晶体管的栅极;

[0016] 第一介电层,设置于所述多晶硅层背离所述衬底基板的一侧,且覆盖所述栅极层,其中,所述第一介电层上设置有第一过孔、第二过孔、第三过孔、第四过孔、第五过孔,所述第一过孔的正投影覆盖至少部分所述第一掺杂部,所述第二过孔的正投影覆盖至少部分所述第二掺杂部,所述第三过孔的正投影覆盖至少部分所述第三掺杂部,所述第四过孔的正投影覆盖至少部分所述第四掺杂部,所述第五过孔的正投影覆盖至少部分所述第二栅极部;

[0017] 源/漏层,设置于所述介电层背离所述衬底基板的一侧,包括相互独立的第一源/漏部、第二源/漏部、第三源/漏部、第四源/漏部,以及与所述第二源/漏部连接的第五源/漏部、第六源/漏部,其中,所述第一源/漏部覆盖所述第一过孔以连接所述第一掺杂部,所述第二源/漏部覆盖所述第二过孔以连接所述第二掺杂部,所述第三源/漏部覆盖所述第三过孔以连接所述第三掺杂部,所述第四源/漏部覆盖所述第四过孔以连接所述第四掺杂部,所述第五源/漏部的正投影与所述第五掺杂部重合以形成所述电容的另一电极,所述第六源/漏部覆盖所述第五过孔以连接所述第二栅极部,

[0018] 第二介电层,设置于所述第一介电层上,且覆盖所述源/漏层,所述第二介电层上设置有第六过孔,所述第六过孔的正投影至少覆盖部分所述第四源/漏部。

[0019] 本发明的一种示例性实施例中,所述微发光二极管层包括:

[0020] 第一半导体层,设置于所述第二介电层背离所述衬底基板的一侧;

[0021] 第一电极,设置于所述第二介电层背离所述衬底基板的一侧,通过所述第六过孔连接所述第四源/漏部和所述第一半导体层;

[0022] 有源层,设置于所述第一半导体层背离所述衬底基板的一侧;

[0023] 第二半导体层,设置于所述有源层背离所述衬底基板的一侧;

[0024] 透明电极,设置于所述第二半导体层背离所述衬底基板的一侧;

[0025] 第二电极,设置于所述透明电极背离所述衬底基板的一侧。

[0026] 根据本发明的一个方面,提供一种微发光二极管芯片制作方法,该方法包括:

[0027] 在一衬底基板上形成驱动电路层,所述驱动电路层包括像素驱动电路;

[0028] 在所述驱动电路层背离所述衬底基板的一侧形成微发光二极管层,所述微发光二极管阵列层包括微发光二极管;

[0029] 其中,所述像素驱动电路用于驱动所述微发光二极管发光。

[0030] 本发明的一种示例性实施例中,在一衬底基板上形成驱动电路层以及在所述驱动电路层背离所述衬底基板的一侧形成微发光二极管层,包括:

[0031] 在所述衬底基板上形成驱动电路阵列层,所述驱动电路阵列层包括阵列分布的多

个驱动电路层；

[0032] 在所述驱动电路阵列层背离所述衬底基板的一侧形成微发光二极管阵列层，所述微发光二极管阵列层包括阵列分布的多个微发光二极管层，其中，所述微发光二极管层与所述驱动电路层一一对应设置；

[0033] 对所述驱动电路阵列层、微发光二极管阵列层进行切割以形成阵列分布的多个微发光二极管芯片。

[0034] 本发明的一种示例性实施例中，该方法还包括：

[0035] 在所述衬底基板上形成封装层，以覆盖所述微发光二极管芯片；

[0036] 在所述封装层上设置有过孔；

[0037] 在所述封装层上设置引脚，且填充于所述过孔内，所述引脚用于向所述像素驱动电路提供输入信号。

[0038] 本发明的一种示例性实施例中，所述像素驱动电路包括第一晶体管、第二晶体管、电容，在一衬底基板上形成驱动电路层，包括：

[0039] 在所述衬底基板上形成多晶硅层，所述多晶硅层包括相互独立的第一掺杂区、第二掺杂区、第三掺杂区、第四掺杂区，以及与所述第三掺杂区连接的第五掺杂区、位于所述第一掺杂区、第二掺杂区之间的第一有源部、位于所述第三掺杂区、第四掺杂区之间的第二有源部，其中，所述第一有源部用于形成所述第一晶体管的有源层，第二有源部用于形成所述第二晶体管的有源层；

[0040] 在所述第一有源部背离所述衬底基板的一侧形成栅极绝缘层，所述栅极绝缘层包括相互独立的第一栅极绝缘部和第二栅极绝缘部，所述第一栅极绝缘部设置于所述第一有源部背离所述衬底基板的一侧，所述第二栅极绝缘部设置于所述第二有源部背离所述衬底基板的一侧；

[0041] 形成栅极层，所述栅极层包括相互独立的第一栅极部和第二栅极部，所述第一栅极部设置于所述第一栅极绝缘部背离所述衬底基板的一侧，以形成所述第一晶体管的栅极，所述第二栅极部设置于所述第二栅极绝缘部背离所述衬底基板的一侧，以形成所述第二晶体管的栅极；

[0042] 对所述多晶硅层进行掺杂，以使所述第一掺杂区形成第一掺杂部，第二掺杂区形成第二掺杂部，第三掺杂区形成第三掺杂部，第四掺杂区形成第四掺杂部，第五掺杂区形成第五掺杂部；

[0043] 在所述多晶硅层背离所述衬底基板的一侧形成第一介电层，所述第一介电层覆盖所述栅极层，其中，所述第一介电层上设置有第一过孔、第二过孔、第三过孔、第四过孔、第五过孔，所述第一过孔的正投影覆盖至少部分所述第一掺杂部，所述第二过孔的正投影覆盖至少部分所述第二掺杂部，所述第三过孔的正投影覆盖至少部分所述第三掺杂部，所述第四过孔的正投影覆盖至少部分所述第四掺杂部，所述第五过孔的正投影覆盖至少部分所述第二栅极部；

[0044] 在所述介电层背离所述衬底基板的一侧形成源/漏层，所述源/漏层包括相互独立的第一源/漏部、第二源/漏部、第三源/漏部、第四源/漏部，以及与所述第二源/漏部连接的第五源/漏部、第六源/漏部，其中，所述第一源/漏部覆盖所述第一过孔以连接所述第一掺杂部，所述第二源/漏部覆盖所述第二过孔以连接所述第二掺杂部，所述第三源/漏部覆盖

所述第三过孔以连接所述第三掺杂部,所述第四源/漏部覆盖所述第四过孔以连接所述第四掺杂部,所述第五源/漏部的正投影与所述第五掺杂部重合以形成所述电容的另一电极,所述第六源/漏部覆盖所述第五过孔以连接所述第二栅极部,

[0045] 在所述第一介电层上形成第二介电层,所述第二介电层覆盖所述源/漏层,所述第二介电层上设置有第六过孔,所述第六过孔的正投影至少覆盖部分所述第四源/漏部。

[0046] 本发明的一种示例性实施例中,在所述驱动电路层背离所述衬底基板的一侧形成微发光二极管层,包括:

[0047] 在所述第二介电层背离所述衬底基板的一侧形成第一半导体层;

[0048] 在所述第二介电层背离所述衬底基板的一侧形成第一电极,所述第一电极通过所述第六过孔连接所述第四源/漏部和所述第一半导体层;

[0049] 在所述第一半导体层背离所述衬底基板的一侧形成有源层;

[0050] 在所述有源层背离所述衬底基板的一侧形成第二半导体层;

[0051] 在所述第二半导体层背离所述衬底基板的一侧形成透明电极;

[0052] 在所述透明电极背离所述衬底基板的一侧形成第二电极。

[0053] 根据本发明的一个方面,提供一种显示面板制作方法,该方法包括:

[0054] 提供一基板和多个上述的微发光二极管芯片;

[0055] 将所述微发光二极管芯片转移到所述基板上。

[0056] 本公开提出一种微发光二极管芯片及制作方法、显示面板制作方法,该芯片包括:驱动电路层和微发光二极管层。驱动电路层设置于一衬底基板上,包括像素驱动电路;微发光二极管层设置于所述驱动电路层背离所述衬底基板的一侧,包括微发光二极管;其中,所述像素驱动电路用于驱动所述微发光二极管发光。该微发光二极管芯片将像素驱动电路和微发光二极管设置成一体结构,从而可以直接将该微发光二极管芯片转移到显示面板的基板上,避免了相关技术中单独转移微发光二极管时,微发光二极管与像素驱动电路键合不良的风险。同时,该微发光二极管芯片还可以对微发光二极管的发光特性提前进行检测,从而可以增加显示面板发光的均一性。此外,该微发光二极管芯片可以通过点亮该微发光二极管提前对该微发光二极管和像素驱动电路进行检查,避免了显示面板后期修复的工作量。

[0057] 应当理解的是,以上的一般描述和后文的细节描述仅是示例性和解释性的,并不能限制本发明。

## 附图说明

[0058] 此处的附图被并入说明书中并构成本说明书的一部分,示出了符合本发明的实施例,并与说明书一起用于解释本发明的原理。显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0059] 图1为本公开微发光二极管芯片一种示例性实施例的结构示意图;

[0060] 图2为本公开微发光二极管芯片另一种示例性实施例的结构示意图;

[0061] 图3为本公开微发光二极管芯片一种示例性实施例中像素驱动电路的结构示意图;

- [0062] 图4为本公开微发光二极管芯片另一种示例性实施例的结构示意图；
- [0063] 图5为本公开微发光二极管芯片制作方法一种示例性实施例的流程图；
- [0064] 图6-12为本公开微发光二极管芯片制作方法一种示例性实施例的流程结构示意图；
- [0065] 图13为本公开微发光二极管芯片制作方法一种示例性实施例中的流程结构示意图；
- [0066] 图14为本公开微发光二极管芯片制作方法一种示例性实施例中的流程结构示意图；
- [0067] 图15为本公开显示面板制作方法一种示例性实施例中的流程结构示意图。

### 具体实施方式

[0068] 现在将参考附图更全面地描述示例实施例。然而，示例实施例能够以多种形式实施，且不应被理解为限于在此阐述的范例；相反，提供这些实施例使得本发明将更加全面和完整，并将示例实施例的构思全面地传达给本领域的技术人员。图中相同的附图标记表示相同或类似的结构，因而将省略它们的详细描述。

[0069] 虽然本说明书中使用相对性的用语，例如“上”“下”来描述图标的一个组件对于另一组件的相对关系，但是这些术语用于本说明书中仅出于方便，例如根据附图中所述的示例的方向。能理解的是，如果将图标的装置翻转使其上下颠倒，则所叙述在“上”的组件将会成为在“下”的组件。其他相对性的用语，例如“高”“低”“顶”“底”“左”“右”等也作具有类似含义。当某结构在其它结构“上”时，有可能是指某结构一体形成于其它结构上，或指某结构“直接”设置在其它结构上，或指某结构通过另一结构“间接”设置在其它结构上。

[0070] 用语“一个”、“一”、“所述”用以表示存在一个或多个要素/组成部分/等；用语“包括”和“具有”用以表示开放式的包括在内的意思并且是指除了列出的要素/组成部分/等之外还可存在另外的要素/组成部分/等。

[0071] 本示例性实施例首先提供一种微发光二极管芯片，如图1所示，为本公开微发光二极管芯片一种示例性实施例的结构示意图。该微发光二极管芯片包括：驱动电路层1、微发光二极管层2。驱动电路层1设置于一衬底基板3上，包括像素驱动电路；微发光二极管层2设置于所述驱动电路层1背离所述衬底基板3的一侧，包括微发光二极管；其中，所述像素驱动电路用于驱动所述微发光二极管发光。

[0072] 本公开提出一种微发光二极管芯片，该微发光二极管芯片将像素驱动电路和微发光二极管设置成一体结构，从而可以直接将该微发光二极管芯片转移到显示面板的基板上，避免了相关技术中单独转移微发光二极管时，微发光二极管与像素驱动电路键合不良的风险。同时，该微发光二极管芯片还可以对微发光二极管的发光特性提前进行检测，从而可以增加显示面板发光的均一性。此外，该微发光二极管芯片可以通过点亮该微发光二极管提前对该微发光二极管和像素驱动电路进行检查，避免了显示面板后期修复的工作量。

[0073] 本示例性实施例中，如图2所示，为本公开微发光二极管芯片另一种示例性实施例的结构示意图。所述微发光二极管芯片还可以包括：封装层4、引脚5。封装层4设置于所述衬底基板3上，且覆盖所述驱动电路层1、微发光二极管层2，所述封装层上设置有过孔；引脚5填充于所述过孔内，引脚5一端连接像素驱动电路，另一端裸露于封装层4外，从而可以用于

向所述像素驱动电路提供输入信号。该设置可以对微发光二极管芯片的各个功能层进行提前封装,特别针对封装难度较大的柔性显示面板,降低了显示面板的封装难度。同时该设置有利于延长显示面板寿命。其中,封装层4上可以设置多个过孔,相应的引脚5也可以为多个,引脚5可以与过孔一一对应设置,从而可以通过多个引脚5向像素驱动电路输入不同的输入信号,该输入信号可以为源极驱动信号、栅极驱动信号、电源信号等。

[0074] 本示例性实施例中,如图3所示,为本公开微发光二极管芯片一种示例性实施例中像素驱动电路的结构示意图。所述像素驱动电路包括第一晶体管T1、第二晶体管T2以及电容C,其中,第一晶体管的第一端连接源极驱动信号端Data,控制端连接栅极驱动信号端Gate,第二端连接第二晶体管T2的控制端;第二晶体管T2的第一端连接第一电源信号端VDD,第二端连接发光二极管LED,电容连接于第一晶体管第二端与第二晶体管第二端之间。如图4所示,为本公开微发光二极管芯片另一种示例性实施例的结构示意图。所述驱动电路层可以包括:多晶硅层11、栅极绝缘层、栅极层、第一介电层14、源/漏层、第二介电层16。

[0075] 多晶硅层11设置于所述衬底基板3上,所述多晶硅层11包括相互独立的第一掺杂部111、第二掺杂部112、第三掺杂部113、第四掺杂部114,以及与所述第三掺杂部连接的第五掺杂部115、所述多晶硅层11的位于所述第一掺杂部111、第二掺杂部112之间部分形成第一有源部116,所述多晶硅层11的位于所述第三掺杂部113、第四掺杂部114之间的部分形成第二有源部117,其中,所述第一有源部116用于形成所述第一晶体管T1的有源层,第二有源部117用于形成所述第二晶体管T2的有源层,第五掺杂部115形成所述电容C的一电极,第一掺杂部111、第二掺杂部112、第三掺杂部113、第四掺杂部114用于形成源/漏接触部。根据图3可知,电容C的一电极与第二晶体管的源/漏极连接,因此,用于形成电容一电极的第五掺杂部115与第二晶体管源/漏极接触的第三掺杂部113连接。

[0076] 栅极绝缘层,包括相互独立的第一栅极绝缘部121和第二栅极绝缘部122,所述第一栅极绝缘部121设置于所述第一有源部116背离所述衬底基板3的一侧,所述第二栅极绝缘部122设置于所述第二有源部117背离所述衬底基板3的一侧。栅极层包括相互独立的第一栅极部131和第二栅极部132,所述第一栅极部131设置于所述第一栅极绝缘部121背离所述衬底基板3的一侧,以形成所述第一晶体管T1的栅极,所述第二栅极部132设置于所述第二栅极绝缘部122背离所述衬底基板3的一侧,以形成所述第二晶体管T2的栅极。

[0077] 第一介电层14设置于所述多晶硅层11背离所述衬底基板3的一侧,且覆盖所述栅极层,其中,所述第一介电层上设置有第一过孔、第二过孔、第三过孔、第四过孔、第五过孔,所述第一过孔的正投影覆盖至少部分所述第一掺杂部111,所述第二过孔的正投影覆盖至少部分所述第二掺杂部112,所述第三过孔的正投影覆盖至少部分所述第三掺杂部113,所述第四过孔的正投影覆盖至少部分所述第四掺杂部114,所述第五过孔的正投影覆盖至少部分所述第二栅极部132。

[0078] 源/漏层设置于所述介电层背离所述衬底基板3的一侧,包括相互独立的第一源/漏部151、第二源/漏部152、第三源/漏部153、第四源/漏部154,以及与所述第二源/漏部连接的第五源/漏部155、第六源/漏部156,其中,所述第一源/漏部151覆盖所述第一过孔以连接所述第一掺杂部111,所述第二源/漏部152覆盖所述第二过孔以连接所述第二掺杂部112,所述第三源/漏部153覆盖所述第三过孔以连接所述第三掺杂部113,所述第四源/漏部154覆盖所述第四过孔以连接所述第四掺杂部114,所述第五源/漏部155的正投影与所述第五

掺杂部115重合以形成所述电容C的另一电极,所述第六源/漏部156覆盖所述第五过孔以连接所述第二栅极部132。根据图3可知,电容C的另一电极与第一晶体管的源/漏极、第二晶体管的栅极连接。因此,用于形成电容C另一电极的第五源/漏部155连接用于形成第一晶体管源/漏极的第二源/漏部152,以及用于连接第二晶体管栅极的第六源/漏部156。

[0079] 第二介电层16设置于所述第一介电层14上,且覆盖所述源/漏层,所述第二介电层上设置有第六过孔,所述第六过孔的正投影至少覆盖部分所述第四源/漏部154。

[0080] 本示例性实施例中,衬底基板可以选择为蓝宝石基板;栅极绝缘层、第一介电层14、第二介电层16可以为 $\text{SiO}_x$ 。栅极层、源/漏层可以为导电金属。第一掺杂部、第二掺杂部、第三掺杂部、第四掺杂部、第五掺杂部可以为N型掺杂部或者P型掺杂部。 $\text{SiO}_x$ 等绝缘介质可以使用机械抛光工艺,从而使得第一介电层14、第二介电层16的平整度高于显示面板上平坦层的平整度,进而使得由该微发光二极管芯片制备的显示面板具有更好的亮度均一性。蓝宝石等衬底具有较强的耐热性能,在蓝宝石上制作的高温介质 $\text{SiO}_x$ 能够具有更好的绝缘性。应该理解的是,驱动电路层中的像素驱动电路还可以有更多的结构,例如3T1C、7T1C等结构,相应的驱动电路层还可以有更多的结构可供选择,这些都属于本公开的保护范围。

[0081] 本示例性实施例中,如图4所示,所述微发光二极管层可以包括:第一半导体层21、第一电极22、有源层23、第二半导体层24、透明电极25、第二电极26。第一半导体层21设置于所述第二介电层16背离所述衬底基板3的一侧;第一电极22设置于所述第二介电层16背离所述衬底基板3的一侧,通过所述第六过孔连接所述第四源/漏部154和所述第一半导体层21;有源层23设置于所述第一半导体层21背离所述衬底基板3的一侧;第二半导体层24设置于所述有源层23背离所述衬底基板3的一侧;透明电极25设置于所述第二半导体层24背离所述衬底基板3的一侧;第二电极26设置于所述透明电极25背离所述衬底基板3的一侧。

[0082] 本示例性实施例中,第一半导体层21可以为N型GaN组成的N型半导体层,有源层可以为InGaN/GaN组成的多量子阱层,第二半导体层可以为P型GaN组成的P型半导体层。P型半导体上多余的空穴和N型半导体上多余的电子在有源层结合时可以发生发光现象。应该理解的是,微发光二极管层还有更多的结构可供选择,例如,微发光二极管层还可以包括位于第一半导体层21背离有源层23一侧的反射金属层,这些都属于本公开的保护范围。

[0083] 本示例性实施例还提供一种微发光二极管芯片制作方法,如图5所示,为本公开微发光二极管芯片制作方法一种示例性实施例的流程图。该方法包括:

[0084] 步骤S1:在一衬底基板上形成驱动电路层,所述驱动电路层包括像素驱动电路;

[0085] 步骤S2:在所述驱动电路层背离所述衬底基板的一侧形成微发光二极管层,所述微发光二极管阵列层包括微发光二极管;

[0086] 其中,所述像素驱动电路用于驱动所述微发光二极管发光。

[0087] 以下对上述步骤进行详细说明:

[0088] 如图6-12为本公开微发光二极管芯片制作方法一种示例性实施例的流程结构示意图。本示例性实施例中,所述像素驱动电路可以包括第一晶体管、第二晶体管、电容,在一衬底基板上形成驱动电路层,可以包括:

[0089] 如图6所示,在所述衬底基板3形成多晶硅层11,所述多晶硅层11包括相互独立的第一掺杂区51、第二掺杂区52、第三掺杂区53、第四掺杂区54,以及与所述第三掺杂区53连接的第五掺杂区55、位于所述第一掺杂区51、第二掺杂区52之间的第一有源部116、位于所

述第三掺杂区53、第四掺杂区54之间的第二有源部117,其中,所述第一有源部116用于形成所述第一晶体管的有源层,第二有源部117用于形成所述第二晶体管的有源层,第五掺杂部形成所述电容的一电极。

[0090] 如图7所示,在所述第一有源部116背离所述衬底基板3的一侧形成栅极绝缘层,所述栅极绝缘层包括相互独立的第一栅极绝缘部121和第二栅极绝缘部122,所述第一栅极绝缘部121部设置于所述第一有源部116背离所述衬底基板3的一侧,所述第二栅极绝缘部122设置于所述第二有源部117背离所述衬底基板3的一侧。

[0091] 如图7所示,形成栅极层,所述栅极层包括相互独立的第一栅极部131和第二栅极部132,所述第一栅极部131设置于所述第一栅极绝缘部121背离所述衬底基板3的一侧,以形成所述第一晶体管的栅极,所述第二栅极部132设置于所述第二栅极绝缘部122背离所述衬底基板3的一侧,以形成所述第二晶体管的栅极。

[0092] 如图8所示,对所述多晶硅层进行掺杂,以使所述第一掺杂区51形成第一掺杂部111,第二掺杂区52形成第二掺杂部112,第三区杂区53形成第三掺杂部113,第四掺杂区54形成第四掺杂部114,第五掺杂区55形成第五掺杂部115。其中,该掺杂操作可以为P型掺杂或N型掺杂。

[0093] 如图9所示,在所述多晶硅层11背离所述衬底基板3的一侧形成第一介电层14,所述第一介电层14覆盖所述栅极层,其中,所述第一介电层上设置有第一过孔141、第二过孔142、第三过孔143、第四过孔144、第五过孔145,所述第一过孔141的正投影覆盖至少部分所述第一掺杂部111,所述第二过孔142的正投影覆盖至少部分所述第二掺杂部112,所述第三过孔143的正投影覆盖至少部分所述第三掺杂部113,所述第四过孔144的正投影覆盖至少部分所述第四掺杂部114,所述第五过孔145的正投影覆盖至少部分所述第二栅极部132;

[0094] 如图10所示,在所述介电层背离所述衬底基板3的一侧形成源/漏层,所示源/漏层包括相互独立的第一源/漏部151、第二源/漏部152、第三源/漏部153、第四源/漏部154,以及与所述第二源/漏部152连接的第五源/漏部155、第六源/漏部156,其中,所述第一源/漏部151覆盖所述第一过孔141以连接所述第一掺杂部111,所述第二源/漏部152覆盖所述第二过孔142以连接所述第二掺杂部112,所述第三源/漏部153覆盖所述第三过孔143以连接所述第三掺杂部113,所述第四源/漏部154覆盖所述第四过孔144以连接所述第四掺杂部114,所述第五源/漏部155的正投影与所述第五掺杂部115重合以形成所述电容的另一电极,所述第六源/漏部156覆盖所述第五过孔145以连接所述第二栅极部132,

[0095] 如图11所示,在所述第一介电层14上形成第二介电层16,所述第二介电层16覆盖所述源/漏层,所述第二介电层上设置有第六过孔161,所述第六过孔161的正投影至少覆盖部分所述第四源/漏部154。

[0096] 本示例性实施例中,衬底基板可以选择为蓝宝石基板;栅极绝缘层、第一介电层14、第二介电层16可以为 $\text{SiO}_x$ 。栅极层、源/漏层可以为导电金属。第一掺杂部、第二掺杂部、第三掺杂部、第四掺杂部、第五掺杂部可以为N型掺杂部或者P型掺杂部。该方法还可以包括对第一介电层14、第二介电层16进行机械抛光。该机械抛光操作可以使得第一介电层14、第二介电层16的平整度高于显示面板上平坦层的平整度,进而使得由该微发光二极管芯片制备的显示面板具有更好的亮度均一性。蓝宝石等衬底具有较强的耐热性能,在蓝宝石上制作的高温介质 $\text{SiO}_x$ 能够具有更好的绝缘性。应该理解的是,驱动电路层中的像素驱动电路

还可以有更多的结构,例如3T1C、7T1C等结构,相应的驱动电路层制作方法还可以有更多的结构可供选择,这些都属于本公开的保护范围。

[0097] 本示例性实施例中,在所述驱动电路层背离所述衬底基板的一侧形成微发光二极管层,可以包括:

[0098] 如图12所示,在所述第二介电层16背离所述衬底基板3的一侧形成第一半导体层21;

[0099] 在所述第二介电层16背离所述衬底基板3的一侧形成第一电极22,所述第一电极22通过所述第六过孔161连接所述第四源/漏部154和所述第一半导体层21;

[0100] 在所述第一半导体层21背离所述衬底基板3的一侧形成有源层23;

[0101] 在所述有源层23背离所述衬底基板3的一侧形成第二半导体层24;

[0102] 在所述第二半导体层24背离所述衬底基板3的一侧形成透明电极25;

[0103] 在所述透明电极25背离所述衬底基板3的一侧形成第二电极26。

[0104] 本示例性实施例中,第一半导体层21可以为N型Ga<sub>N</sub>组成的N型半导体层,有源层可以为InGa<sub>N</sub>/Ga<sub>N</sub>组成的多量子阱层,第二半导体层可以为P型Ga<sub>N</sub>组成的P型半导体层。P型半导体上多余的空穴和N型半导体上多余的电子在有源层结合时可以发生发光现象。应该理解的是,微发光二极管层制作方法还有更多的结构可供选择,这些都属于本公开的保护范围。

[0105] 本示例性实施例中,该微发光二极管芯片可以批量成型,该方法可以包括:

[0106] 在所述衬底基板上形成驱动电路阵列层,所述驱动电路阵列层包括阵列分布的多个驱动电路层。

[0107] 在所述驱动电路阵列层背离所述衬底基板的一侧形成微发光二极管阵列层,所述微发光二极管阵列层包括阵列分布的多个微发光二极管层,其中,所述微发光二极管层与所述驱动电路层一一对应设置。其中,所述微发光二极管层与所述驱动电路层一一对应设置可以理解为,在每个预设的正投影区域内可以仅包括一个驱动电路层和一个微发光二极管层。

[0108] 对所述驱动电路阵列层、微发光二极管阵列层进行切割以形成阵列分布的多个微发光二极管芯片,其中,微发光二极管芯片包括相对设置的微发光二极管层与所述驱动电路层。如图13所示,为本公开微发光二极管芯片制作方法一种示例性实施例中的流程结构示意图。通过上述制作方法可以在衬底基板3上形成阵列分布的多个微发光二极管芯片7

[0109] 本示例性实施例中,如图14所示,为本公开微发光二极管芯片制作方法一种示例性实施例中的流程结构示意图,该制作方法还可以包括:

[0110] 在所述衬底基板3上形成封装层4,以覆盖所述微发光二极管芯片7;

[0111] 在所述封装层4上设置有过孔;

[0112] 在所述封装层上设置引脚5,且填充于所述过孔内,所述引脚用于向所述像素驱动电路提供输入信号。

[0113] 本示例性实施例还提供一种显示面板制作方法,如图15所示,为本公开显示面板制作方法一种示例性实施例中的流程结构示意图,该方法包括:

[0114] 提供一基板8和多个上述的微发光二极管芯片9;

[0115] 将所述微发光二极管芯片9转移到所述基板8上。

[0116] 该微发光二极管芯片将像素驱动电路和微发光二极管设置成一体结构,从而可以直接将该微发光二极管芯片转移到显示面板的基板上,避免了相关技术中单独转移微发光二极管时,微发光二极管与像素驱动电路键合不良的风险。同时,该微发光二极管芯片还可以对微发光二极管的发光特性提前进行检测,从而可以增加显示面板发光的均一性。此外,该微发光二极管芯片可以通过点亮该微发光二极管提前对该微发光二极管和像素驱动电路进行检查,避免了显示面板后期修复的工作量。

[0117] 该方法还可以包括在基板8上形成多条引线10,引线10通过微发光二极管芯片9的引脚91与微发光二极管芯片9连接。其中,引线可以纵向或横向分布。

[0118] 本领域技术人员在考虑说明书及实践这里公开的发明后,将容易想到本公开的其他实施例。本申请旨在涵盖本公开的任何变型、用途或者适应性变化,这些变型、用途或者适应性变化遵循本公开的一般性原理并包括本公开未公开的本技术领域中的公知常识或惯用技术手段。说明书和实施例仅被视为示例性的,本公开的真正范围和精神由权利要求指出。

[0119] 应当理解的是,本公开并不局限于上面已经描述并在附图中示出的精确结构,并且可以在不脱离其范围进行各种修改和改变。本公开的范围仅由所附的权利要求来限。

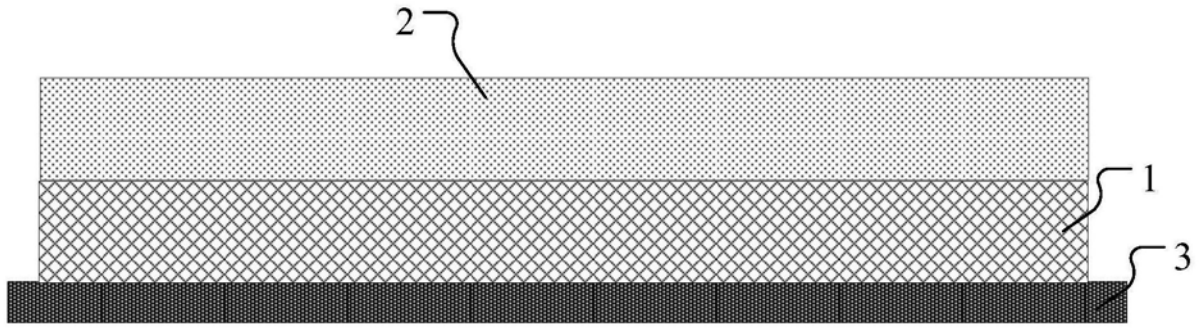


图1

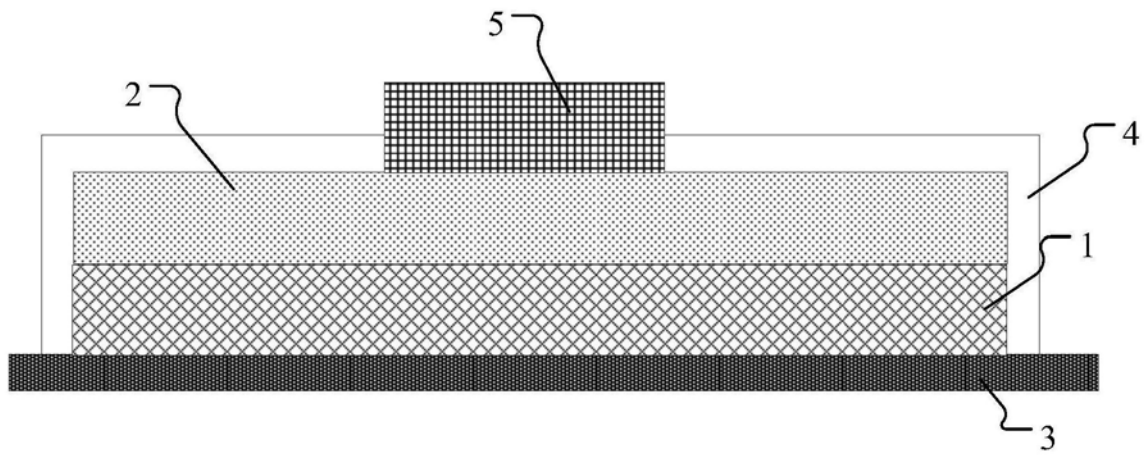


图2

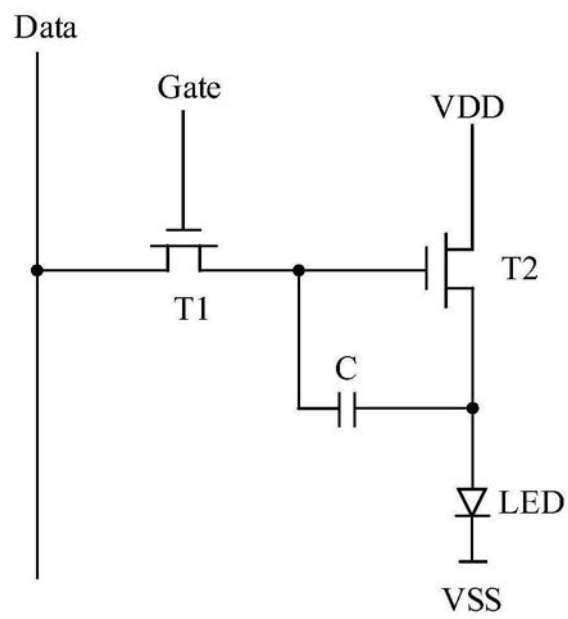


图3

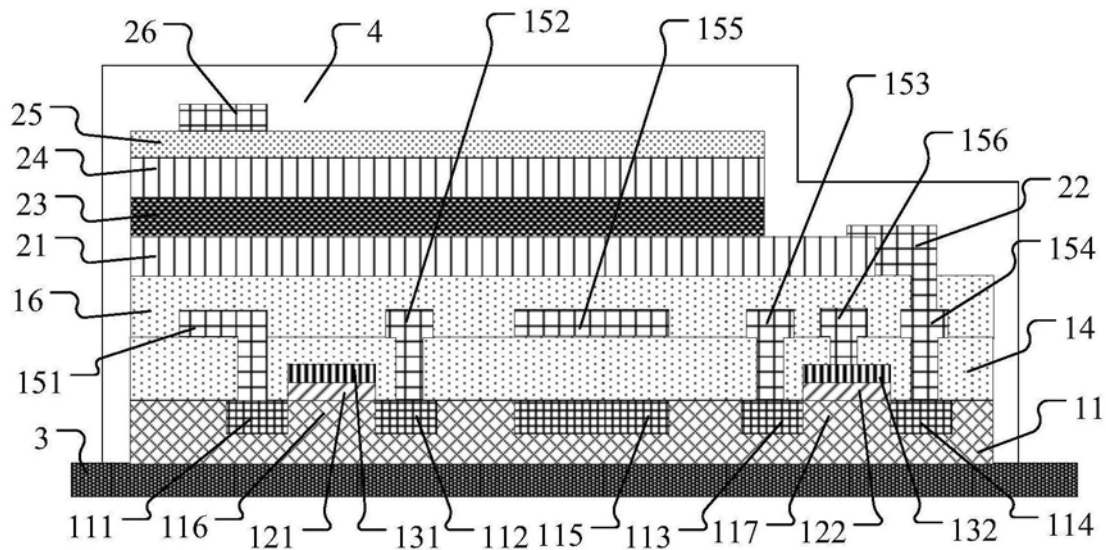


图4

在一衬底基板上形成驱动电路层，所述驱动电路层包括像素驱动电路 S1

在所述驱动电路层背离所述衬底基板的一侧形成微发光二极管层，所述微发光二极管阵列层包括微发光二极管 S2

图5

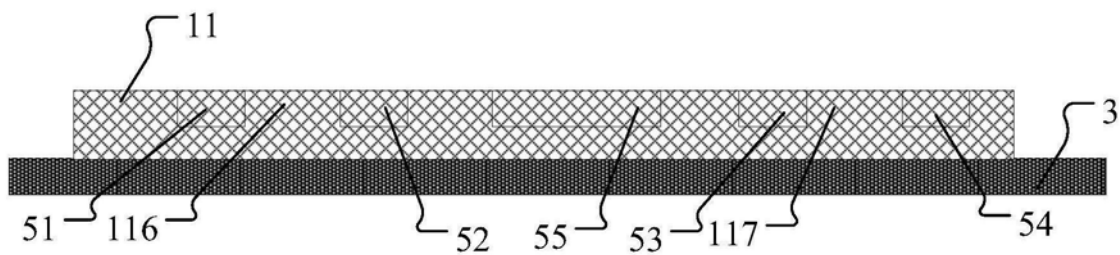


图6



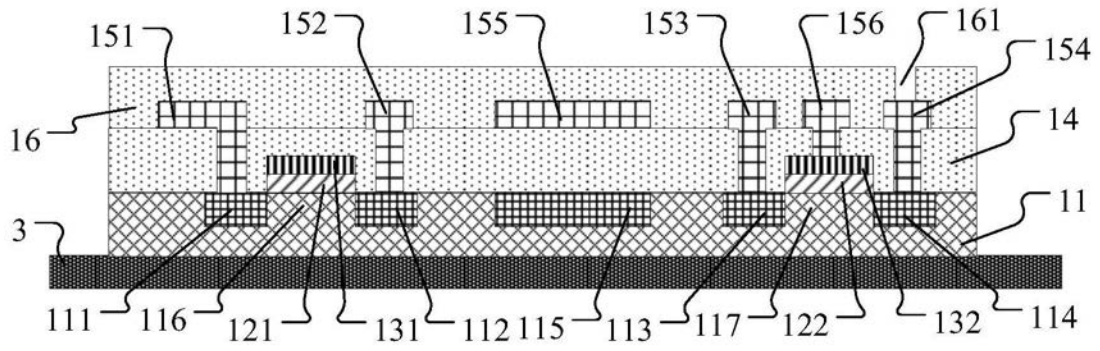


图11

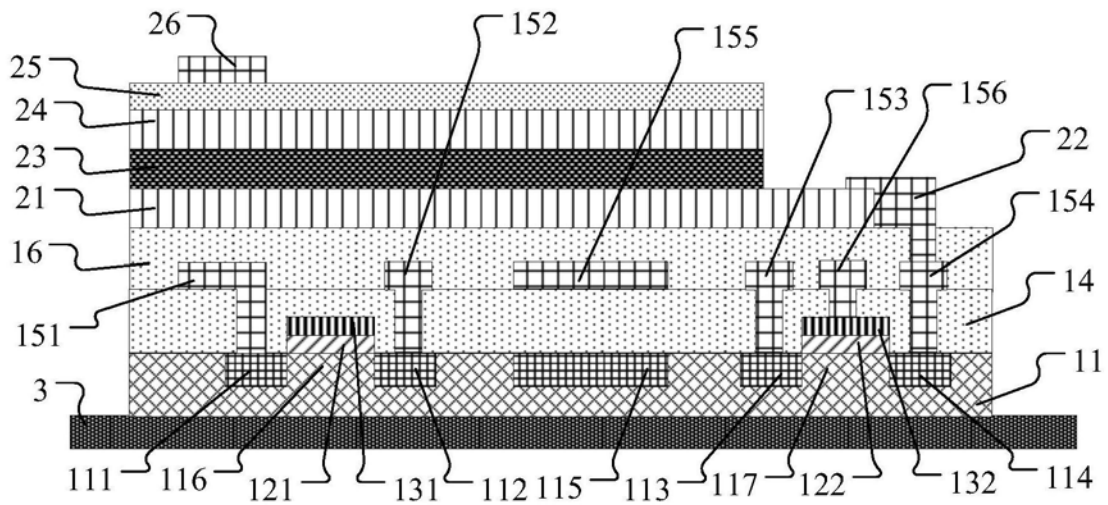


图12

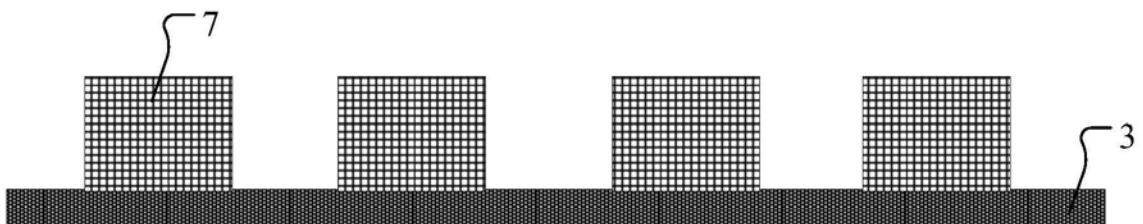


图13

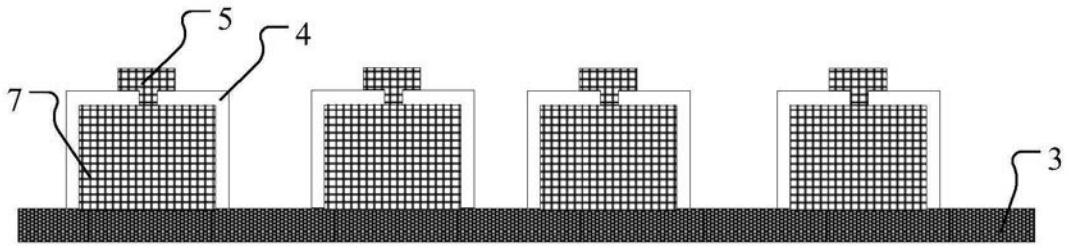


图14

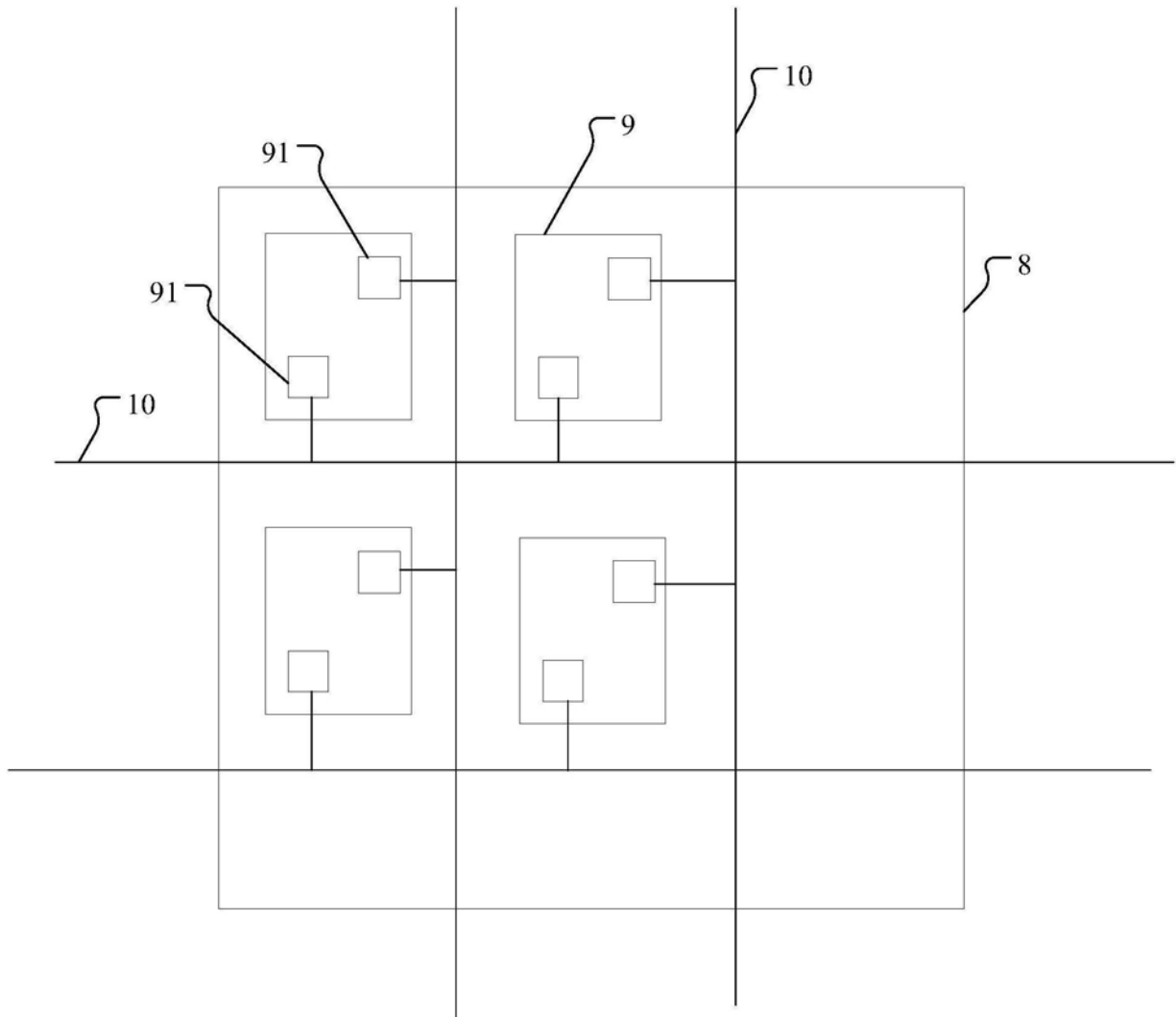


图15

|                |                                                |         |            |
|----------------|------------------------------------------------|---------|------------|
| 专利名称(译)        | 微发光二极管芯片及制作方法、显示面板制作方法                         |         |            |
| 公开(公告)号        | <a href="#">CN110649060A</a>                   | 公开(公告)日 | 2020-01-03 |
| 申请号            | CN201911061198.3                               | 申请日     | 2019-11-01 |
| [标]申请(专利权)人(译) | 京东方科技集团股份有限公司                                  |         |            |
| 申请(专利权)人(译)    | 京东方科技集团股份有限公司                                  |         |            |
| 当前申请(专利权)人(译)  | 京东方科技集团股份有限公司                                  |         |            |
| [标]发明人         | 王国英<br>宋振                                      |         |            |
| 发明人            | 王国英<br>宋振                                      |         |            |
| IPC分类号         | H01L27/15 H01L33/00                            |         |            |
| CPC分类号         | H01L27/156 H01L33/0095                         |         |            |
| 代理人(译)         | 王辉                                             |         |            |
| 外部链接           | <a href="#">Espacenet</a> <a href="#">SIPO</a> |         |            |

#### 摘要(译)

本发明涉及显示技术领域，提出一种微发光二极管芯片及制作方法、显示面板制作方法，该芯片包括：驱动电路层和微发光二极管层。驱动电路层设置于一衬底基板上，包括像素驱动电路；微发光二极管层设置于所述驱动电路层背离所述衬底基板的一侧，包括微发光二极管；其中，所述像素驱动电路用于驱动所述微发光二极管发光。该微发光二极管芯片将像素驱动电路和微发光二极管设置成一体结构，从而可以直接将该微发光二极管芯片转移到显示面板的基板上，避免了相关技术中单独转移微发光二极管时，微发光二极管与像素驱动电路键合不良的风险。同时该微发光二极管芯片还可以对微发光二极管提前进行性能检测。

